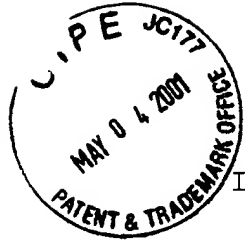


35.C15132

PATENT APPLICATION

## IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of: )  
KATSUHITO SAKURAI, ET AL. ) : Examiner: Unassigned  
Application No.: 09/783,556 ) : Group Art Unit: 2614  
Filed: February 15, 2001 ) :  
For: IMAGE PICKUP APPARATUS ) May 4, 2001

Commissioner For Patents  
Washington, D.C. 20231

CLAIM FOR PRIORITY

Sir:


Applicants hereby claim priority under the  
International Convention and all rights to which they are  
entitled under 35 U.S.C. § 119 based upon the following  
Japanese Priority Applications:

2000-041295 filed February 18, 2000.

A certified copy of the priority documents is  
enclosed.

Applicants' undersigned attorney may be reached in  
our Washington, D.C. office by telephone at (202) 530-1010.  
All correspondence should be directed to our below listed  
address.

Respectfully submitted,



\_\_\_\_\_  
Attorney for Applicants

Registration No. 32,078

FITZPATRICK, CELLA, HARPER & SCINTO  
30 Rockefeller Plaza  
New York, New York 10112-3801  
Facsimile: (212) 218-2200  
CPW\gmc



日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

CF015132 US /  
Appln No. 09/783,556  
Filed 02/15/2001  
Group 2614

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application:

2000年 2月18日

出 願 番 号  
Application Number:

特願2000-041295

出 願 人  
Applicant (s):

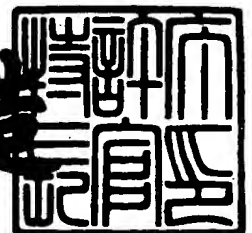
キヤノン株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年 3月 9日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 4150141

【提出日】 平成12年 2月18日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/30

【発明の名称】 固体撮像装置及び撮像システム

【請求項の数】 20

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 櫻井 克仁

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 樋山 拓己

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 小泉 徹

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 乾 文洋

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社  
社内

    【氏名】 藤村 大

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社

社内

【氏名】 江口 智子

【特許出願人】

【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

【代表者】 御手洗 富士夫

【代理人】

【識別番号】 100065385

【弁理士】

【氏名又は名称】 山下 穰平

【電話番号】 03-3431-1831

【手数料の表示】

【予納台帳番号】 010700

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703871

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像装置及び撮像システム

【特許請求の範囲】

【請求項 1】 光信号を信号電荷に変換して蓄積する光電変換手段と、前記光電変換手段に蓄積された信号電荷を増幅する増幅手段とを画素の構成要素として含み、且つ、前記増幅手段の出力が所定電圧以下にならないように制限する手段を有することを特徴とする固体撮像装置。

【請求項 2】 前記増幅手段の出力に接続され、前記増幅手段に電流を供給する負荷手段を有し、前記所定電圧は、前記負荷手段がオフしない最低電圧であることを特徴とする請求項 1 に記載の固体撮像装置。

【請求項 3】 前記増幅手段の出力に接続され、前記増幅手段に電流を供給する MOS トランジスタを有し、前記所定電圧は、前記 MOS トランジスタが飽和領域で動作する最低電圧であることを特徴とする請求項 1 に記載の固体撮像装置。

【請求項 4】 前記制限手段は、前記増幅手段の出力をクリップすることにより前記増幅手段の出力が所定電圧以下にならないように制限するクリップ手段より成ることを特徴とする請求項 1 に記載の固体撮像装置。

【請求項 5】 更に、前記増幅手段の信号電荷をリセットするリセット手段を画素の構成要素として含むことを特徴とする請求項 1 に記載の固体撮像装置。

【請求項 6】 前記制限手段は、前記リセット手段のゲートを駆動する信号のローレベルを制御することにより前記増幅手段の出力が所定電圧以下にならないように制限することを特徴とする請求項 1、5 に記載の固体撮像装置。

【請求項 7】 光信号を信号電荷に変換して蓄積する光電変換手段と、前記光電変換手段に蓄積された信号電荷を増幅する増幅手段と、前記増幅手段の信号電荷をリセットするリセット手段と、画素を選択する選択手段とを画素の構成要素として含み、且つ、前記増幅手段の出力が所定電圧以下にならないように制限する手段を有することを特徴とする固体撮像装置。

【請求項 8】 前記増幅手段の出力に接続され、前記増幅手段に電流を供給する負荷手段を有し、前記所定電圧は、前記負荷手段がオフしない最低電圧であ

ることを特徴とする請求項 7 に記載の固体撮像装置。

【請求項 9】 前記増幅手段の出力に接続され、前記増幅手段に電流を供給する MOS トランジスタを有し、前記所定電圧は、前記 MOS トランジスタが飽和領域で動作する最低電圧であることを特徴とする請求項 7 に記載の固体撮像装置。

【請求項 10】 前記制限手段は、前記増幅手段の出力をクリップすることにより前記増幅手段の出力が所定電圧以下にならないように制限するクリップ手段より成ることを特徴とする請求項 7 に記載の固体撮像装置。

【請求項 11】 前記クリップ手段は、画素の構成要素と同じ構成であることを特徴とする請求項 10 に記載の固体撮像装置。

【請求項 12】 前記制限手段は、前記リセット手段のゲートを駆動する信号のローレベルを制御することにより前記増幅手段の出力が所定電圧以下にならないように制限することを特徴とする請求項 7 に記載の固体撮像装置。

【請求項 13】 光信号を信号電荷に変換して蓄積する光電変換手段と、前記光電変換手段に蓄積された信号電荷を読み出す読み出し手段と、前記読み出し手段を通して読み出された信号電荷を増幅する増幅手段と、前記増幅手段の信号電荷をリセットするリセット手段と、画素を選択する選択手段とを画素の構成要素として含み、且つ、前記増幅手段の出力が所定電圧以下にならないように制限する手段を有することを特徴とする固体撮像装置。

【請求項 14】 前記増幅手段の出力に接続され、前記増幅手段に電流を供給する負荷手段を有し、前記所定電圧は、前記負荷手段がオフしない最低電圧であることを特徴とする請求項 13 に記載の固体撮像装置。

【請求項 15】 前記増幅手段の出力に接続され、前記増幅手段に電流を供給する MOS トランジスタを有し、前記所定電圧は、前記 MOS トランジスタが飽和領域で動作する最低電圧であることを特徴とする請求項 13 に記載の固体撮像装置。

【請求項 16】 前記制限手段は、前記増幅手段の出力をクリップすることにより前記増幅手段の出力が所定電圧以下にならないように制限するクリップ手段より成ることを特徴とする請求項 13 に記載の固体撮像装置。

【請求項 1 7】 前記クリップ手段は、画素の構成要素と同じ構成であることを特徴とする請求項 1 6 に記載の固体撮像装置。

【請求項 1 8】 前記制限手段は、前記リセット手段のゲートを駆動する信号のローレベルを制御することにより前記増幅手段の出力が所定電圧以下にならないように制限することを特徴とする請求項 1 3 に記載の固体撮像装置。

【請求項 1 9】 前記クリップ手段は、クリップ用ダイオードと、該ダイオードを制御信号に応じて駆動し、設定されたクリップ電圧をダイオードを介して前記増幅手段の出力に供給するスイッチ手段とで構成されることを特徴とする請求項 1 6 に記載の固体撮像装置。

【請求項 2 0】 請求項 1 ～ 1 9 のいずれかに記載の固体撮像装置を有することを特徴とする撮像システム。

#### 【発明の詳細な説明】

##### 【0 0 0 1】

##### 【発明の属する技術分野】

本発明は、ビデオカメラやデジタルスチルカメラ用のイメージ入力装置等として広範に用いられる固体撮像装置、及びそれを用いた撮像システムに関するものである。

##### 【0 0 0 2】

##### 【従来の技術】

近年、高解像化のため、微細化プロセスを用いた光電変換素子のセルサイズ縮小が精力的に行われる一方、光電変換信号出力が低下すること等から光電変換信号を増幅して出力することが可能な増幅型の固体撮像装置が注目されている。このような増幅型光電変換装置には、MOS 型、AMI、CMD、BASIS 等がある。このうち、MOS 型はフォトダイオードで発生した光キャリアを MOS トランジスタのゲート電極に蓄積し、走査回路からの駆動タイミングに従ってその電位変化を出力部へ電荷増幅して出力するものである。近年、この MOS 型のうち、光電変換部や、その周辺回路部を含め全て CMOS プロセスで実現する CMOS 型固体撮像装置が特に注目されている。

##### 【0 0 0 3】



図9は従来のCMOS型固体撮像装置の構成を示すブロック図である。図9において、1は画素部、2は垂直走査を行うための垂直走査回路ブロックである。画素部1内のD11～D33はフォトダイオード、M211～M233はフォトダイオードの電荷をリセットするためのリセットMOS（MOSトランジスタをMOSと略す）、M311～M333はフォトダイオードの電荷を増加するための増幅MOS、M411～M433は行を選択するための選択MOS、V1～V3は垂直出力線である。また、M51～M53は増幅MOSの負荷となる負荷MOS、M50は負荷MOSに流す定電流を設定するための入力MOS、5は入力MOSのゲート電圧を設定するための電圧入力端子である。

#### 【0004】

次に、図9の固体撮像装置の動作について説明する。まず、フォトダイオードD11～D33に光が入射されると、各々のフォトダイオードは光信号電荷を発生し蓄積する。信号を読み出す時は垂直走査回路ブロック2によって垂直走査しながら行毎に順次垂直出力線V1～V3に読み出す。まず、1行目が選択されると選択MOS M411～M431のゲートが接続された第2の行選択線PSEL1の信号がハイレベルとなり、増幅MOS M311～M331がアクティブとなる。これによって、1行目の信号が垂直出力線V1～V3に読み出される。次いで、リセットMOS M211～M231のゲートが接続された第1の行選択線PRES1の信号がハイレベルとなり、フォトダイオードD11～D31に蓄積された電荷がリセットされる。次に、2行目が選択され、同様にして2行目の信号が垂直出力線V1～V3に読み出される。3行目以降も同様にして垂直出力線V1～V3に順次読み出される。

#### 【0005】

#### 【発明が解決しようとする課題】

図9の固体撮像装置では、読み出し動作時において光信号が大きいほど垂直出力線V1～V3上の電圧は低くなる。また、垂直出力線V1～V3は負荷MOS M51～M53のドレインに接続されているため、非常に強い光が入射されている画素の信号を読み出している列は、負荷MOSのソース・ドレイン間の電圧が0Vとなり、負荷MOSがOFFしてしまう。従って、ある行を読み出している

時に共通のGNDライン4に流れる電流は、OFFしている負荷MOSの数によって異なることになる。一方で、チップサイズ等の制約からGNDライン4の配線幅は有限の値しかとれず、あるインピーダンスを持つ。

#### 【0006】

また、負荷MOSに流す定電流の値は、入力MOSM50のゲートと絶対的なGND（例えば外部基板の接地電位）との間に入力端子5の電圧を与えることにより設定しているため、GNDライン4のインピーダンスと流れる電流で決まる電圧降下によって設定電流の値が変化する。これは、強い光が入射している画素の数が多い行ほどOFFしている負荷MOSの数が多いため、GNDライン4の電圧降下が小さく負荷MOSの設定電流が多くなり、増幅MOSのゲート・ソース間電圧が大きくなることを意味している。この現象によって、強い光が入射されている画素を含む行と、そうでない行とのダーク画素及びオプティカル・ブラック（OB）画素の出力電圧が異なり、強いスポット光が入射された画像で、スポットの左右に白っぽい帯が発生するという問題があった。

#### 【0007】

本発明は、上記問題点を解決すべくなされたものであり、その目的は画素部からの光信号電荷を増幅して出力する増幅手段の出力が所定電圧以下にならないように制限することにより、鮮明な画像を得ることが可能な固体撮像装置及び撮像システムを提供することにある。

#### 【0008】

##### 【課題を解決するための手段】

本発明の目的は、光信号を信号電荷に変換して蓄積する光電変換手段と、前記光電変換手段に蓄積された信号電荷を増幅する増幅手段とを画素の構成要素として含み、且つ、前記増幅手段の出力が所定電圧以下にならないように制限する手段を有することを特徴とする固体撮像装置によって達成される。

#### 【0009】

また、本発明の目的は、光信号を信号電荷に変換して蓄積する光電変換手段と、前記光電変換手段に蓄積された信号電荷を増幅する増幅手段と、前記増幅手段の信号電荷をリセットするリセット手段と、画素を選択する選択手段とを画素の

構成要素として含み、且つ、前記増幅手段の出力が所定電圧以下にならないように制限する手段を有することを特徴とする固体撮像装置によって達成される。

#### 【0010】

更に、本発明の目的は、光信号を信号電荷に変換して蓄積する光電変換手段と、前記光電変換手段に蓄積された信号電荷を読み出す読み出し手段と、前記読み出し手段を通して読み出された信号電荷を増幅する増幅手段と、前記増幅手段の信号電荷をリセットするリセット手段と、画素を選択する選択手段とを画素の構成要素として含み、且つ、前記増幅手段の出力が所定電圧以下にならないように制限する手段を有することを特徴とする固体撮像装置によって達成される。

#### 【0011】

##### 【作用】

本発明によれば、強い光が入射されている画素の信号を読み出す場合においても、垂直出力線の電圧が所定電圧以下にならないため、負荷MOSがOFFすることを防ぐことができる。このため、強い光が入射されている画素の数によってGNDラインの電圧降下量が変化することはなく、負荷MOSの設定電流は一定に保たれる。従って、強いスポット光が入射された画像においても白っぽい帯の発生はなく、鮮明な画像を得ることができる。

#### 【0012】

##### 【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。なお、以下の実施の形態において固体撮像装置を構成する各回路素子は、例えば、半導体集積回路の製造技術によって単結晶シリコンのような1個の半導体基板上に形成されているものとするが、これに限定されるものではない。また、以下の実施形態においては簡単のため3行3列の画素アレイとしているが、もちろんこれに限定されるものではない。更に、以下の実施形態においてMOSトランジスタは単にMOSと略している。

#### 【0013】

##### 〔第1の実施形態〕

図1は本発明の固体撮像装置の第1の実施形態を示すブロック図である。なお

図 1 では図 9 の従来装置と同一部分は同一符号を付している。即ち、1 は画素部、2 は垂直走査回路ブロック、4 は GND ラインである。これらは、いずれも図 9 のものと同じである。また、3 は後述するように垂直出力線をクリップするためのクリップ手段である。画素部 1 について説明すると、まず、光信号電荷を発生するフォトダイオード D 1 1 ~ D 3 3 は、この例ではアノード側が接地され、カソード側が増幅 MOS M 3 1 1 から M 3 3 3 のゲートに接続されている。また、増幅 MOS M 3 1 1 ~ M 3 3 3 のゲートには、これをリセットするためのリセット MOS M 2 1 1 ~ M 2 3 3 のソースが接続され、リセット MOS M 2 1 1 ~ M 2 3 3 のドレインはリセット電源に接続されている。増幅 MOS M 3 1 1 ~ M 3 3 3 のドレインは、電源電圧を供給するための選択 MOS M 4 1 1 ~ M 4 3 3 に接続されている。

#### 【 0 0 1 4 】

リセット MOS M 2 1 1 のゲートは、横方向に延長して配置された第 1 の行選択線（垂直走査線）P R E S 1 に接続されている。同じ行に配置された他の画素セルのリセット MOS M 2 2 1, M 2 3 1 のゲートも第 1 の行選択線 P R E S 1 に共通に接続されている。選択 MOS M 4 1 1 のゲートは、横方向に延長して配置された第 2 の行選択線（垂直走査線）P S E L 1 に接続されている。同じ行に配置された他の画素セルの選択 MOS M 4 2 1, M 4 3 1 のゲートも第 2 の行選択線 P S E L 1 に共通に接続されている。これら第 1 ~ 第 2 の行選択線は、垂直走査回路ブロック 2 に接続され、後述する動作タイミングに基づいて信号電圧が供給される。

#### 【 0 0 1 5 】

図 1 の残りの行においても同様の構成の画素セルと、行選択線が設けられている。これらの行選択線には、垂直走査回路ブロック 2 からの行選択線 P R E S 2 ~ P R E S 3、P S E L 2 ~ P S E L 3 の信号が供給される。増幅 MOS M 3 1 1 のソースは、縦方向に延長して配置された垂直信号線 V 1 に接続されている。同じ列に配置された画素セルの増幅 MOS M 3 1 2, M 3 1 3 のソースも垂直信号線 V 1 に接続されている。垂直信号線 V 1 には、負荷手段である負荷 MOS M 5 1 に接続されると共に、垂直出力線 V 1 をクリップするためのクリップ手段 3

が接続されている。

【0016】

クリップ手段3はクリップMOSM71とクリップ動作をアクティブにするためのMOSM81からなっていて、垂直出力線V1にはMOSM71のソースが接続されている。MOSM71のドレインはMOSM81を介して電源に接続され、ゲートはクリップ電圧を設定するための電源線7に接続されている。MOSM81のゲートはクリップ動作を制御するための制御パルス線6に接続されている。図1の残りの垂直出力線V2～V3においても同様に増幅MOS、負荷MOS、クリップ手段3が接続されている。更に、負荷MOSM51～M53のソースは共通のGNDライン4に、ゲートは入力MOSM50のゲートに接続されると共に電圧入力端子5に接続されている。

【0017】

次に、本実施形態の動作について説明する。フォトダイオードD11～D33に光が入射されると、各フォトダイオードは光信号電荷を発生し蓄積する。信号を読み出す時は垂直走査回路ブロック2によって垂直走査しながら行毎に順次垂直出力線V1～V3に読み出す。まず、1行目が選択されると、選択MOSM411～M431のゲートが接続された第2の行選択線PSEL1がハイレベルとなり、増幅MOSM311～M331がアクティブとなる。同時に、クリップ手段3を駆動する制御パルス線6の信号もハイレベルとなり、クリップMOSM71～M73もアクティブとなる。これによって1行目の信号が垂直出力線V1～V3に読み出される。次いで、リセットMOSM211～M231のゲートの第1の行選択線PRES1がハイレベルとなり、フォトダイオードD11～D31に蓄積された電荷がリセットされる。次に、2行目が選択され同様にして2行目の信号が垂直出力線V1～V3に読み出される。3行目以降も同様にして垂直出力線V1～V3に順次読み出される。

【0018】

ここで、このような動作において、例えば1行目を読み出している時、増幅MOSM311とクリップMOSM71、増幅MOSM321とクリップMOSM72、増幅MOSM331とクリップMOSM73はそれぞれソースが共通に接

続され、差動の構成となっている。例えば、垂直出力線V1に読み出される信号電圧は、増幅MOSM311のゲート電圧が設定されたクリップ電圧7よりも十分高い場合には、クリップMOSM71がOFFしているため、増幅MOSM311のゲートの信号電圧に基づいた電圧が読み出される。しかし、増幅MOSM311のゲート電圧が設定されたクリップ電圧7に近づいてくると、クリップMOSM71がONしてクリップが効き始め、増幅MOSM311のゲート電圧が設定されたクリップ電圧7より十分に低い場合には、垂直出力線V1は設定されたクリップ電圧7で決まる電圧以下には下らない。

#### 【0019】

図1の残りの垂直出力線V2～V3においても同様である。このため、垂直出力線V1～V3の電圧が、負荷MOSM51～M53が飽和領域で動作するためのドレイン電圧以下にならないようにクリップ電圧7を設定することによって非常に大きい信号電荷を読み出す場合においても、負荷MOSM51～M53がOFFしないようにすることができる。従って、強い光が入射されている画素の数によってGNDライン4の電圧降下量が変わることはないため、どの行を読み出している場合においても負荷MOSM51～M53の設定電流が一定に保たれる。このように本実施形態では、強い光が入射されている画素を含む行と、そうでない行とのダーク画素及びOB画素の出力電圧が等しくなり、強いスポット光が入射された画像において白っぽい帯が発生するという問題はなく、鮮明な画像を得ることができる。

#### 【0020】

##### 〔第2の実施形態〕

図2は本発明の固体撮像装置の第2の実施形態を示すブロック図である。第2の実施形態では、画素部1は第1の実施形態に対しフォトダイオードD11～D33のカソード側と増幅MOSM311～M333のゲートとの間にフォトダイオードに蓄積された光信号電荷を転送するための転送MOSM111～M133を追加した構成となっている。転送MOSM311のゲートは、横方向に延長して配置された第3の行選択線（垂直走査線）PTX1に接続されている。同じ行に配置された他の画素セルの転送MOSM121, M131のゲートも第3の行

選択線 P T X 1 に共通に接続されている。第 3 の行選択線も第 1、第 2 の行選択線と同様に垂直走査回路ブロック 2 に接続され、後述する動作タイミングに基づいて信号電圧が供給される。上記以外の画素部の構成については図 1 と同様であり、同じ構成要素については同じ番号を付している。

#### 【 0 0 2 1 】

更に、垂直信号線 V 1 はノイズ信号転送スイッチ M 1 1 を介してノイズ信号を一時保持するための容量 C T N 1 に、また、光信号転送スイッチ M 2 1 を介して光信号を一時保持するための容量 C T S 1 に同時に接続されている。ノイズ信号保持容量 C T N 1 と光信号保持容量 C T S 1 の逆側の端子は接地されている。ノイズ信号転送スイッチ M 1 1 とノイズ信号保持容量 C T N 1 との接続点と、光信号転送スイッチ M 2 1 と光信号保持容量 C T S 1 との接続点はそれぞれ、保持容量リセットスイッチ M 3 1、M 3 2 を介して接地されると共に、水平転送スイッチ M 4 1、M 4 2 を介して光信号とノイズ信号の差をとるための差動回路ブロック 8 に接続されている。

#### 【 0 0 2 2 】

水平転送スイッチ M 4 1、M 4 2 のゲートは列選択線 H 1 に共通に接続され、水平走査回路ブロック 1 0 に接続されている。図 2 の残りの列 V 2 ～ V 3 においても同様の構成の読み出し回路が設けられている。また、各列に接続されたノイズ信号転送スイッチ M 1 1 ～ M 1 3、光信号転送スイッチ M 2 1 ～ M 2 3 のゲートは、P T N、P T S にそれぞれ共通に接続され、後述する動作タイミングに基づいてそれぞれ信号電圧が供給される。

#### 【 0 0 2 3 】

次に、本実施形態の動作について説明する。フォトダイオード D 1 1 ～ D 3 3 からの光信号電荷の読み出しに先立ってリセット MOS M 2 1 1 ～ M 2 3 1 のゲートの第 1 の行選択線 P R E S 1 がハイレベルとなる。これによって、増幅 MOS M 3 1 1 ～ M 3 3 1 のゲートがリセット電源にリセットされる。また、リセット MOS M 2 1 1 ～ M 2 3 1 のゲートの第 1 の行選択線 P R E S 1 がローレベルに復帰した後に、選択 MOS M 4 1 1 ～ M 4 3 1 のゲートの第 2 の行選択線 P S E L 1、クリップ手段 3 の制御パルス線 6 の制御パルス及びノイズ信号転送ス

ツチM11～M13のゲートのPTNがハイレベルとなる。これによって、リセットノイズが重畳されたリセット信号（ノイズ信号）がノイズ信号保持容量CTN1～CTN3に読み出される。

## 【0024】

次いで、ノイズ信号転送スイッチM11～M13のゲートのPTNがローレベルに復帰する。次に、転送MOSM111～M131のゲートPTX1がハイレベルとなり、フォトダイオードD11～D33の光信号電荷が増幅MOSM311～M331のゲートに転送される。また、転送MOSM111～M131のゲートのPTX1がローレベルに復帰した後に、光信号転送スイッチM21～M23のゲートのPTSがハイレベルとなる。これによって、光信号が光信号保持容量CTS1～CTS3に読み出される。次に、選択MOSM411～M431のゲートのPSEL1、クリップ手段3の制御パルス線6及び光信号転送スイッチM21～M23のゲートのPTSがローレベルに復帰する。ここまでの動作で、第1行目に接続された画素セルのノイズ信号と光信号が、それぞれの列に接続されたノイズ信号保持容量CTN1～CTN3と光信号保持容量CTS1～CTS3に保持される。

## 【0025】

次に、リセットMOSM211～M231のゲートの第1の行選択線PRES1及び転送MOSM111～M131のゲートのPTX1がハイレベルとなり、フォトダイオードD11～D33の光信号電荷がリセットされる。この後、水平走査回路ブロック10からの信号H1～H3によって各列の水平転送スイッチM41～M46のゲートが順次ハイレベルとなり、ノイズ保持容量CTN1～CTN3と光信号保持容量CTS1～CTS3に保持されている電圧が順次差動回路ブロック8に読み出される。差動回路ブロック8では光信号とノイズ信号の差がとられ、出力端子OUTに順次出力される。以上で第1行目に接続された画素セルの読み出しを完了する。この後、第2行目の読み出しに先立ってノイズ信号保持容量CTN1～CTN3及び光信号保持容量CTS1～CTS3のリセットスイッチM31～M36のゲートのPCTRがハイレベルとなり、GNDにリセットされる。以下、同様に垂直走査回路ブロック2からの信号によって第2行目以



降に接続された画素セルの信号が順次読み出され、全画素セルの読み出しを完了する。

#### 【0026】

このような動作で、例えば1行目を読み出している時、増幅MOSM311とクリップMOSM71、増幅MOSM321とクリップMOSM72、増幅MOSM331とクリップMOSM73はそれぞれソースが共通に接続され、差動の構成となる。例えば、垂直出力線V1に読み出される光信号電圧は、増幅MOSM311のゲート電圧が設定されたクリップ電圧7よりも十分高い場合には、クリップMOSM71がOFFしているため、増幅MOSM311のゲートの信号電圧に基づいた電圧が読み出される。しかし、増幅MOSM311のゲート電圧が設定されたクリップ電圧7に近づいてくると、クリップMOSM71がONしクリップが効き始め、増幅MOSM311のゲート電圧が設定されたクリップ電圧7より十分に低い場合には、垂直出力線V1は設定されたクリップ電圧7で決まる電圧以下には下らない。

#### 【0027】

図2の残りの垂直出力線V2～V3においても同様である。このため、垂直出力線V1～V3の電圧が負荷MOSM51～M53が飽和領域で動作するためのドレイン電圧以下にならないようにクリップ電圧7を設定することによって、非常に大きい信号電荷を読み出す場合においても、負荷MOSM51～M53がOFFしないようにすることができる。従って、強い光が入射されている画素の数によってGNDライン4の電圧降下量が変わることではないため、どの行を読み出している場合においても負荷MOSの設定電流が一定に保たれる。本実施形態においても、同様に強い光が入射されている画素を含む行と、そうでない行とのダーク画素及びOB画素の出力電圧が等しくなるため、強いスポット光が入射された画像において白っぽい帯が発生するという問題はなく、鮮明な画像を得ることができる。

#### 【0028】

#### 〔第3の実施形態〕

図3は本発明の固体撮像装置の第3の実施形態を示すブロック図である。第3

の実施形態では、クリップ手段 3 がクリップダイオード D 4 1 ~ D 4 3 とクリップ動作をアクティブにするための MOSM 8 1 ~ M 8 3 で構成されている以外は第 2 の実施形態とまったく同様の構成である。クリップダイオード D 4 1 ~ D 4 3 のカソードは垂直出力線 V 1 ~ V 3 に接続されている。クリップダイオード D 4 1 ~ D 4 3 のアノードは、MOSM 8 1 ~ M 8 3 を介してクリップ電圧を設定するための電源線 7 に接続されている。MOSM 8 1 ~ M 8 3 のゲートはクリップ動作を制御するための制御パルス線 6 に接続されている。この実施形態の動作については図 2 と同様であるが、クリップ手段にダイオードを用いているため、より急峻にクリップすることができる。

【 0 0 2 9 】

〔第 4 の実施形態〕

図 4 は本発明の固体撮像装置の第 4 の実施形態を示すブロック図である。第 4 の実施形態では、第 2 の実施形態に対し画素部 1 及びクリップ手段 3 の構成が異なっている。即ち、増幅 MOSM 3 1 1 ~ M 3 3 3 のドレインは直接電源に接続されている。増幅 MOSM 3 1 1 のソースは、縦方向に延長して配置された垂直信号線 V 1 に選択 MOSM 4 1 1 を介して接続されている。同じ列に配置された画素セルの増幅 MOSM 3 1 2, M 3 1 3 のソースも垂直信号線 V 1 に選択 MOSM 4 1 2, M 4 1 3 を介して接続されている。

【 0 0 3 0 】

また、クリップ手段 3 はクリップ MOSM 7 1 とクリップ動作をアクティブにするための MOSM 8 1 からなっていて、垂直出力線 V 1 には MOSM 8 1 のソースが接続されている。クリップ MOSM 7 1 は画素部 1 の構成と同様に直接電源に接続され、ゲートはクリップ電圧を設定するための電源線 7 に接続されている。MOSM 8 1 のゲートはクリップ動作を制御するための制御パルス線 6 に接続されている。図 4 の残りの垂直出力線 V 2 ~ V 3 においても同様に増幅 MOS、選択 MOS 及びクリップ手段 3 が接続されている。本実施形態の動作は第 2 の実施形態の動作と同様であるので説明を省略する。また、本実施形態では、第 2 の実施形態と同様の効果が得られる。

【 0 0 3 1 】

## 〔第 5 の実施形態〕

図 5 は本発明の固体撮像装置の第 5 の実施形態を示すブロック図である。第 5 の実施形態では、第 1 の実施形態に対しクリップ手段 3 の構成が異なっている。即ち、本実施形態では、クリップ手段 3 はクリップ MOSM71～M73 からなり、垂直出力線 V1～V3 にはクリップ MOS71～M73 のソースが接続されている。また、MOSM70～M73 のゲートは共通に入力端子 5 に接続され、MOSM70～M73 のドレインは電源に接続されている。

## 【 0 0 3 2 】

次に、動作について説明する。フォトダイオード D11～D33 に光が入射され、蓄積された光信号電荷を垂直出力線 V1～V3 に順次読み出す動作は第 1 の実施形態と同様である。ここで、例えば、垂直出力線 V1 に読み出される信号電圧は、増幅 MOSM311 のゲート電圧が入力端子 5 の電圧よりも十分高い場合には、クリップ MOSM71 が OFF しているため、増幅 MOSM311 のゲートの信号電圧に基づいた電圧が読み出される。しかし、増幅 MOSM311 のゲート電圧が入力端子 5 の電圧に近づいてくると、クリップ MOSM71 が ON しクリップが効き始め、増幅 MOSM311 のゲート電圧が入力端子電圧 5 より十分に低い場合には垂直出力線 V1 は入力端子 5 の電圧で決まる電圧以下には下がらない。図 1 の残りの垂直出力線 V2～V3 においても同様である。このため、垂直出力線 V1～V3 の電圧が、負荷 MOSM51～M53 が飽和領域で動作するためのドレイン電圧以下にならないため、非常に大きい信号電荷を読み出す場合においても、負荷 MOSM51 から M53 が OFF しないようにすることができる。従って、第 1 の実施形態と同様の効果が得られる。また、本実施形態においては第 1 の実施形態におけるクリップ電圧 7 を入力端子 5 の電圧と独立に設定する必要がない。

## 【 0 0 3 3 】

## 〔第 6 の実施形態〕

図 6 は本発明の固体撮像装置の第 6 の実施形態を示すブロック図である。第 6 の実施形態では、第 1 の実施形態のクリップ手段 3 の代わりにリセット MOSM211～M233 のゲートを駆動するパルスのローレベルの電圧を VRESL 端

子9から設定することにより同等の機能を持たせている。この場合、VRESL端子9はBUF（バッファ）1～3のグランド側電源端子に接続され、VRESL端子9の電圧によりリセットMOSのゲート駆動パルスのローレベル電圧を設定するように構成されている。

#### 【0034】

次に、本実施形態の動作について説明する。フォトダイオードD11～D33に光が入射され、蓄積された光信号電荷を垂直出力線V1～V3に順次読み出す動作は、第1実施形態と同様である。ここで、上記のような動作で1行目を読み出している時、例えば、フォトダイオードD11の光信号電荷で決まるリセットMOSM211のソース電圧がゲート電圧（VRESL端子9の電圧）よりも高い場合は、リセットMOSM211がOFFしているため、フォトダイオードD11の光信号電荷で決まる増幅MOSM311のゲートの信号電圧に基づいた電圧が読み出される。

#### 【0035】

しかし、フォトダイオードD11の光信号電荷で決まるリセットMOSM211のソース電圧がゲート電圧（VRESL端子9の電圧） $-V_{th}$ （リセットMOSM211のスレッシュホールド電圧）よりも低くなると、リセットMOSM211がONし、増幅MOSM311のゲート電圧はクリップされる。従って、垂直出力線V1はVRESL端子9の電圧 $-V_{th}$ で決まる電圧以下には下がらない。図6の残りの垂直出力線V2～V3においても同様である。このため、垂直出力線V1～V3の電圧が、負荷MOSM51～M53が飽和領域で動作するためのドレイン電圧以下にならないようにVRESL端子9の電圧を設定することによって、非常に大きい信号電荷を読み出す場合においても、負荷MOSM51～M53がOFFしないようにすることができる。従って、第1の実施形態と同様の効果が得られる。

#### 【0036】

##### 〔第7の実施形態〕

図7は本発明の固体撮像装置の第7の実施形態を示すブロック図である。第7の実施形態では、画素部1の構成を1次元のラインセンサーとしている。画素部

1の構成は第1の実施形態に対して行を選択する選択MOSがない構成であり、増幅MOSM313～M333のドレインが直接電源に接続されている。また、増幅MOSM313～M333の出力をクリップするためのクリップ手段3はクリップMOSM71～M73のみで構成されており、ドレインは直接電源に接続されている。フォトダイオードD13～D33に光が入射されると光信号電荷を発生し蓄積されると同時に、増幅MOSM313～M333の出力ラインV4～V6に出力される。次に、リセットMOSM213～M233のゲートのPRESがハイレベルとなり、フォトダイオードD13～D33に蓄積された電荷がリセットされる。

#### 【0037】

このような動作で、増幅MOSM313とクリップMOSM71、増幅MOSM323とクリップMOSM72、増幅MOSM333とクリップMOSM73はそれぞれソースが共通に接続されており、差動の構成となっている。例えば、出力線V4に読み出される信号電圧は、増幅MOSM313のゲート電圧が設定された電源線7のクリップ電圧よりも十分高い場合には、クリップMOSM71がOFFしているため、増幅MOSM313のゲートの信号電圧に基づいた電圧が読み出される。しかし、増幅MOSM313のゲート電圧が設定されたクリップ電圧に近づいてくると、クリップMOSM71がONしクリップが効き始めるため、増幅MOSM313のゲート電圧が設定されたクリップ電圧より十分に低い場合には、垂直出力線V4は設定されたクリップ電圧で決まる電圧以下には下らない。

#### 【0038】

図7の残りの出力線V5～V6においても同様である。このため、出力線V4～V6の電圧が、負荷MOSM51～M53が飽和領域で動作するためのドレイン電圧以下にならないようにクリップ電圧を設定することによって、非常に大きい信号電荷を読み出す場合においても負荷MOSM51～M53がOFFしないようにすることができる。従って、強い光が入射されている画素の数によってGNDライン4の電圧降下量が変わることではないため、負荷MOSM51～M53の設定電流が一定に保たれる。本実施形態では、強い光が入射されている画素

の数によってダーク画素及びOB画素の出力電圧が変化することがないため、後段でOBをクランプする回路を設ける必要がなく回路を単純にできる。

#### 【0039】

##### 〔第8の実施形態〕

図8は本発明の固体撮像装置を用いた撮像システムの一実施形態を示すブロック図である。11は固体撮像装置、12は固体撮像装置11の出力信号の振幅をコントロールするためのプログラマブル・ゲインアンプ(PGA)、13はADコンバータ(ADC)、14はデジタル出力である。固体撮像装置11としては第1～第7の実施形態のいずれかを用いるものとする。このように上記固体撮像装置を用いた場合、強い光が入射されている画素を含む行と、そうでない行との水平OB画素の出力が変化することがないため、水平OBをクランプする必要がなく図8のようにDC直結で構成できる。これによって、水平OBクランプレベルが行毎にずれることによって発生する横スジ等は発生せず、簡潔なブロック構成で高画質の撮像システムを構築できる。

#### 【0040】

##### 【発明の効果】

以上説明したように本発明によれば、フォトダイオードからの光信号電荷を増幅する増幅手段の出力が所定電圧以下にならないように制限することにより、強い光が入射されている画素を含む行と、そうでない行とのダーク画素及びOB画素の出力電圧が等しくなり、強いスポット光が入射された画像において白っぽい帯が発生するという問題はなく、鮮明な画像を得ることができる。また、本発明の固体撮像装置を用いることにより、強い光が入射されている画素を含む行と、そうでない行との水平OB画素の出力が変化することがないため、水平OBをクランプする必要がない。これによって、水平OBクランプレベルが行毎にずれることによって発生する横スジ等は発生せず、簡潔なブロック構成で高画質の撮像システムを構築することができる。

##### 【図面の簡単な説明】

##### 【図1】

本発明の固体撮像装置の第1の実施形態の構成を示すブロック図である。

【図 2】

本発明の第 2 の実施形態を示すブロック図である。

【図 3】

本発明の第 3 の実施形態を示すブロック図である。

【図 4】

本発明の第 4 の実施形態を示すブロック図である。

【図 5】

本発明の第 5 の実施形態を示すブロック図である。

【図 6】

本発明の第 6 の実施形態を示すブロック図である。

【図 7】

本発明の第 7 の実施形態を示すブロック図である。

【図 8】

本発明の第 8 の実施形態を示すブロック図である。

【図 9】

従来の固体撮像装置を示すブロック図である。

【符号の説明】

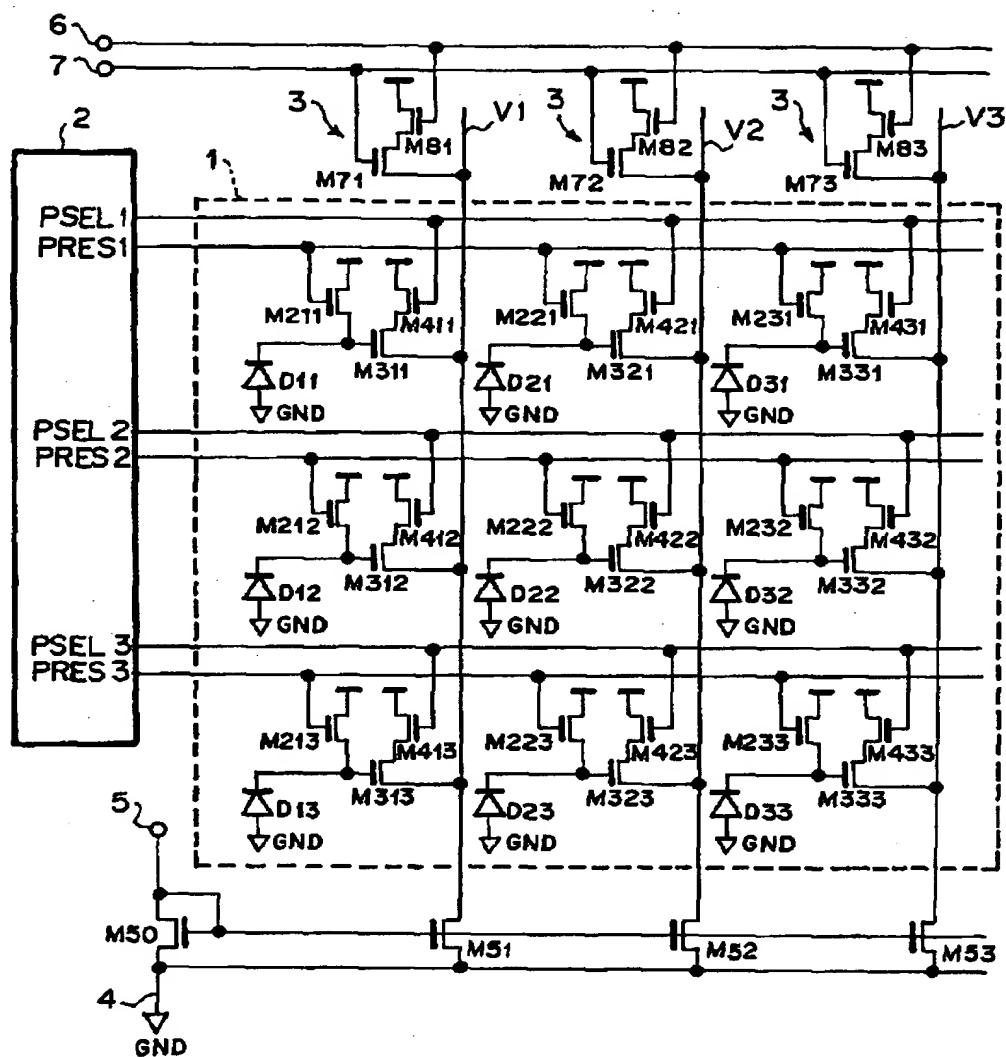
- 1 画素部
- 2 垂直走査回路ブロック
- 3 クリップ手段
- 4 GNDライン
- 5 電圧入力端子
- 6 制御パルス線
- 7 電源線
- 8 差動回路ブロック
- 10 水平走査回路ブロック
- 11 固体撮像装置
- 12 プログラマブル・ゲインアンプ
- 13 ADコンバータ

D11~D13      フォトダイオード  
D41~D43      クリップダイオード  
M111~M133    転送MOS  
M211~M233    リセットMOS  
M311~M333    増幅MOS  
M411~M433    選択MOS  
M11~M13      ノイズ信号転送スイッチ  
M21~M23      光信号転送スイッチ  
M31~M36      保持容量リセットスイッチ  
M41~M46      水平転送スイッチ  
M50      入力MOS  
M51~M53      負荷MOS  
M71~M73      クリップMOS  
V1~V3      垂直出力線  
PRES1      第1の行選択線  
PSEL1      第2の行選択線

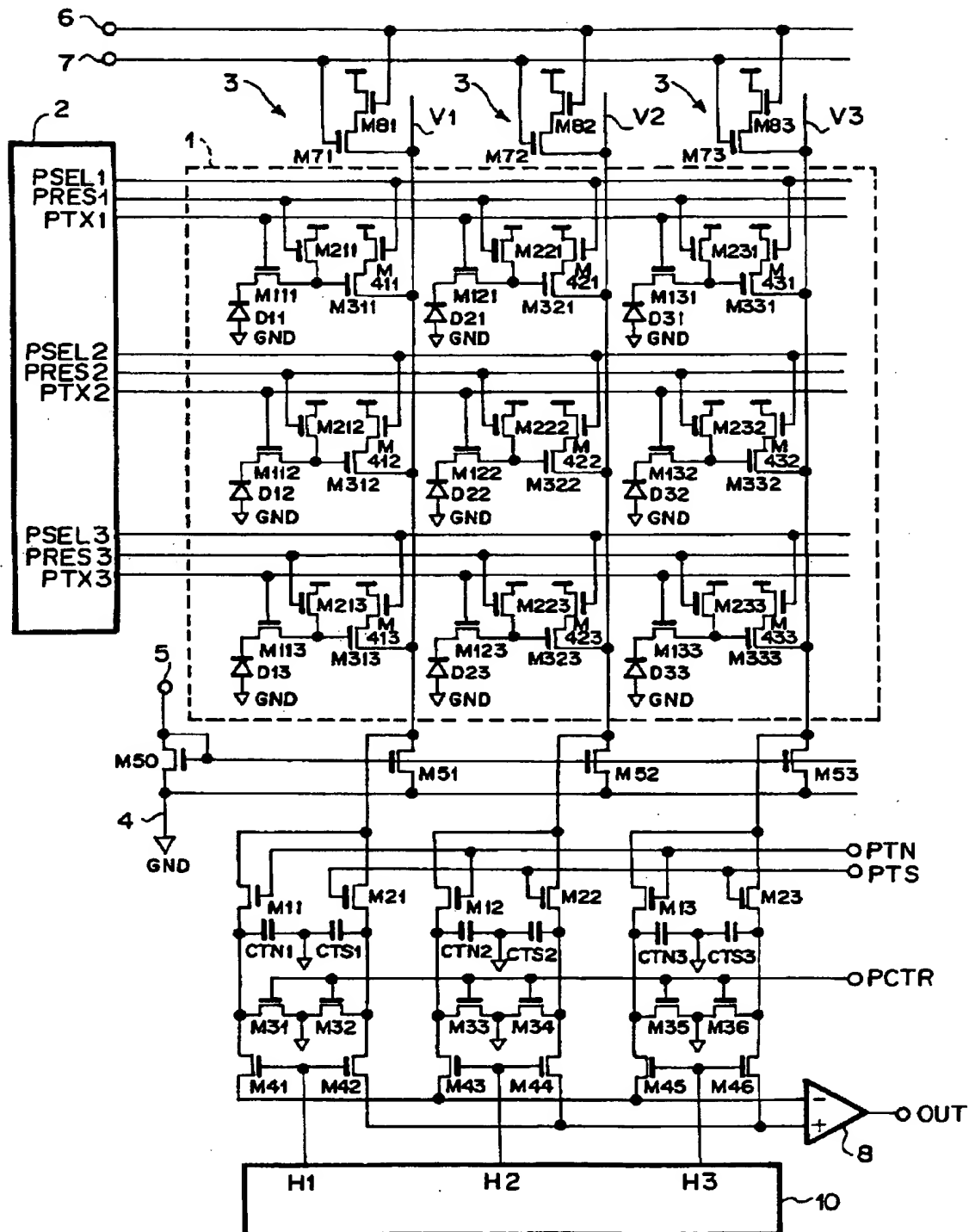


【書類名】 図面

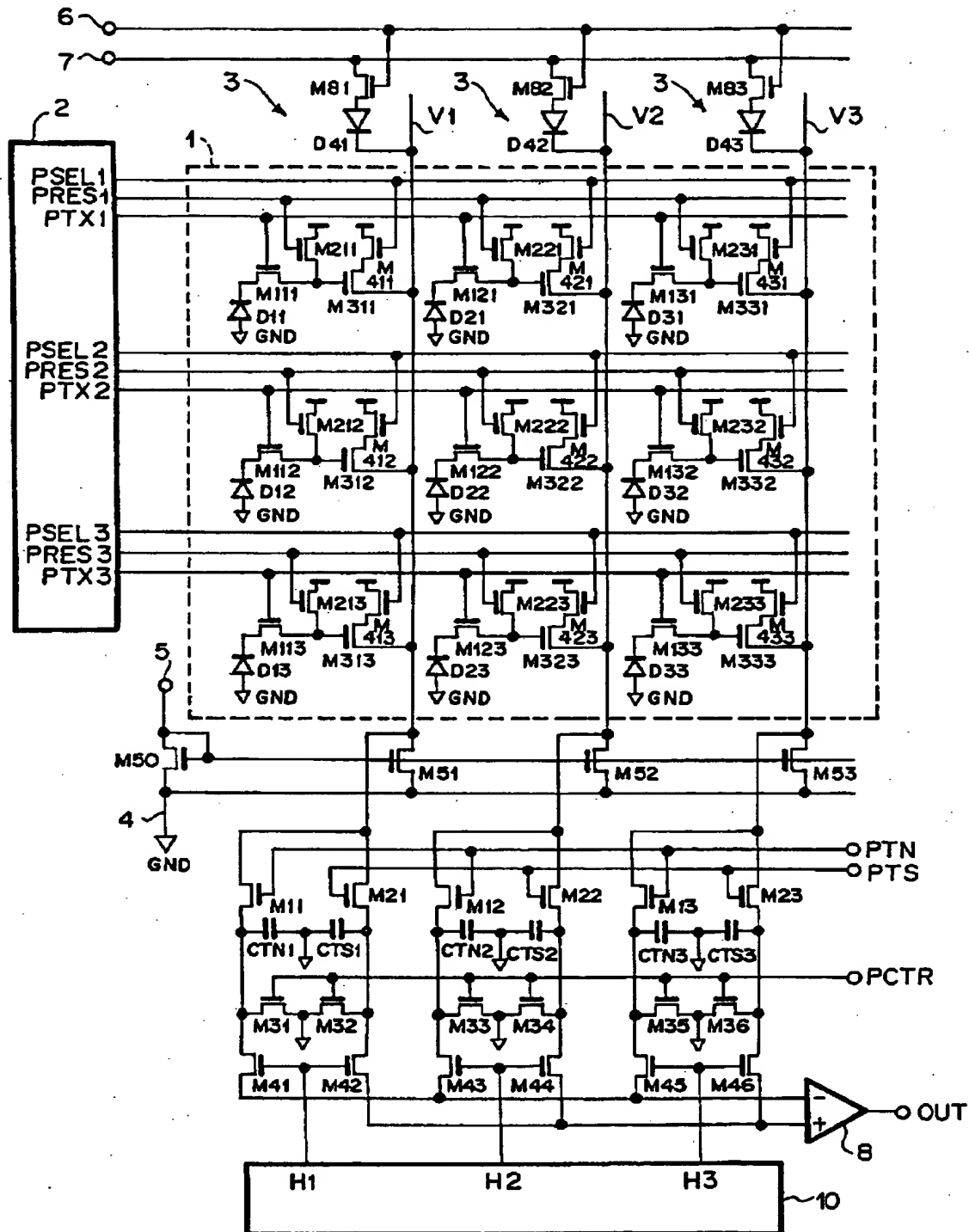
【図 1】



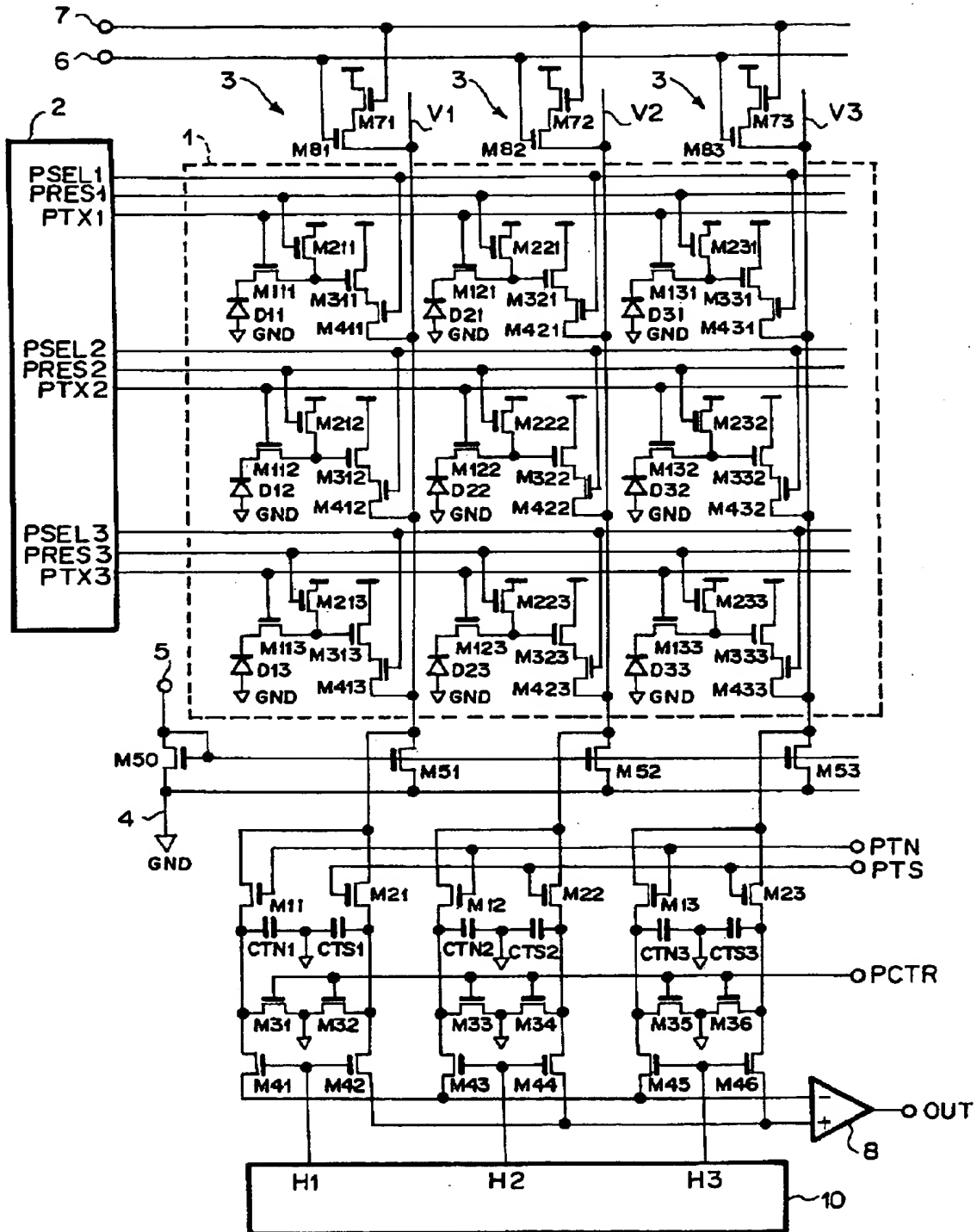
【図 2】



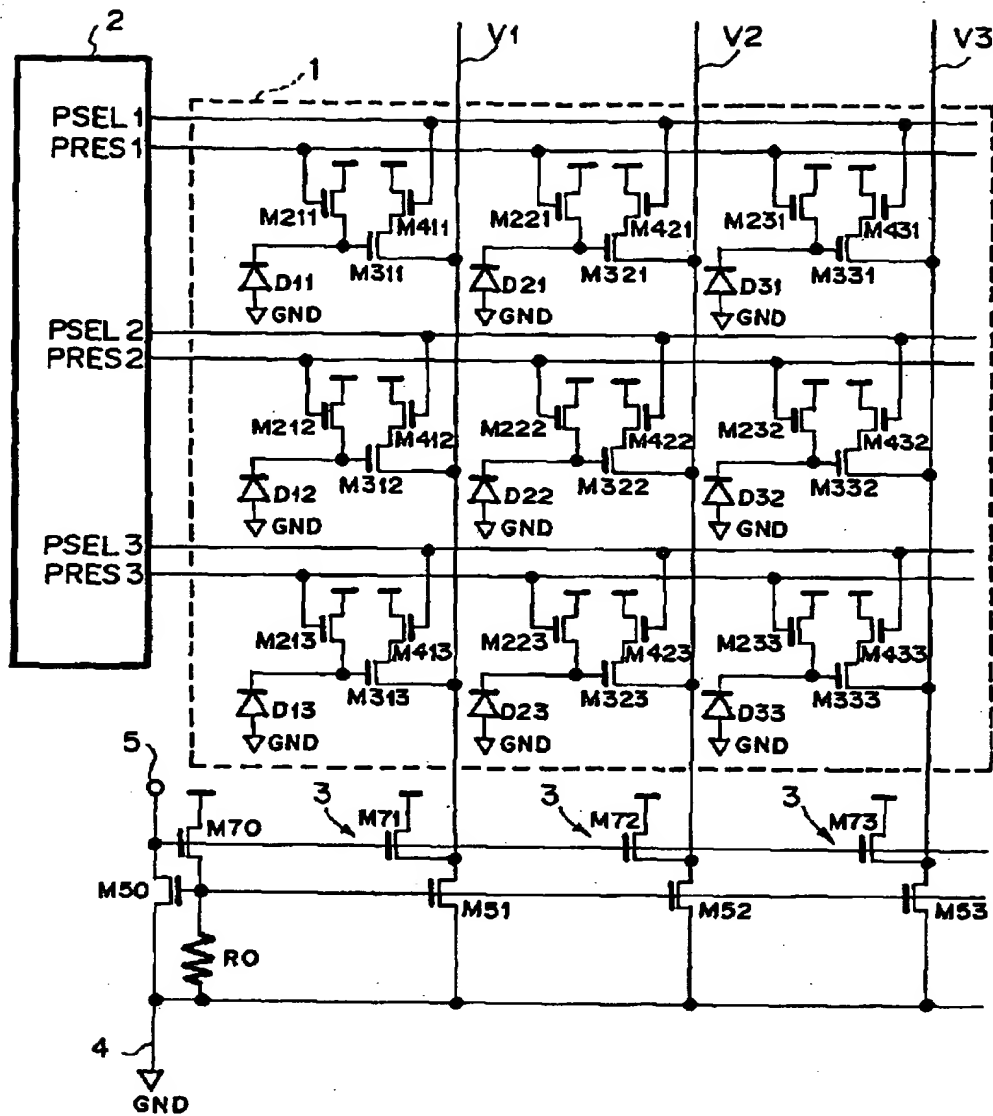
【図 3】



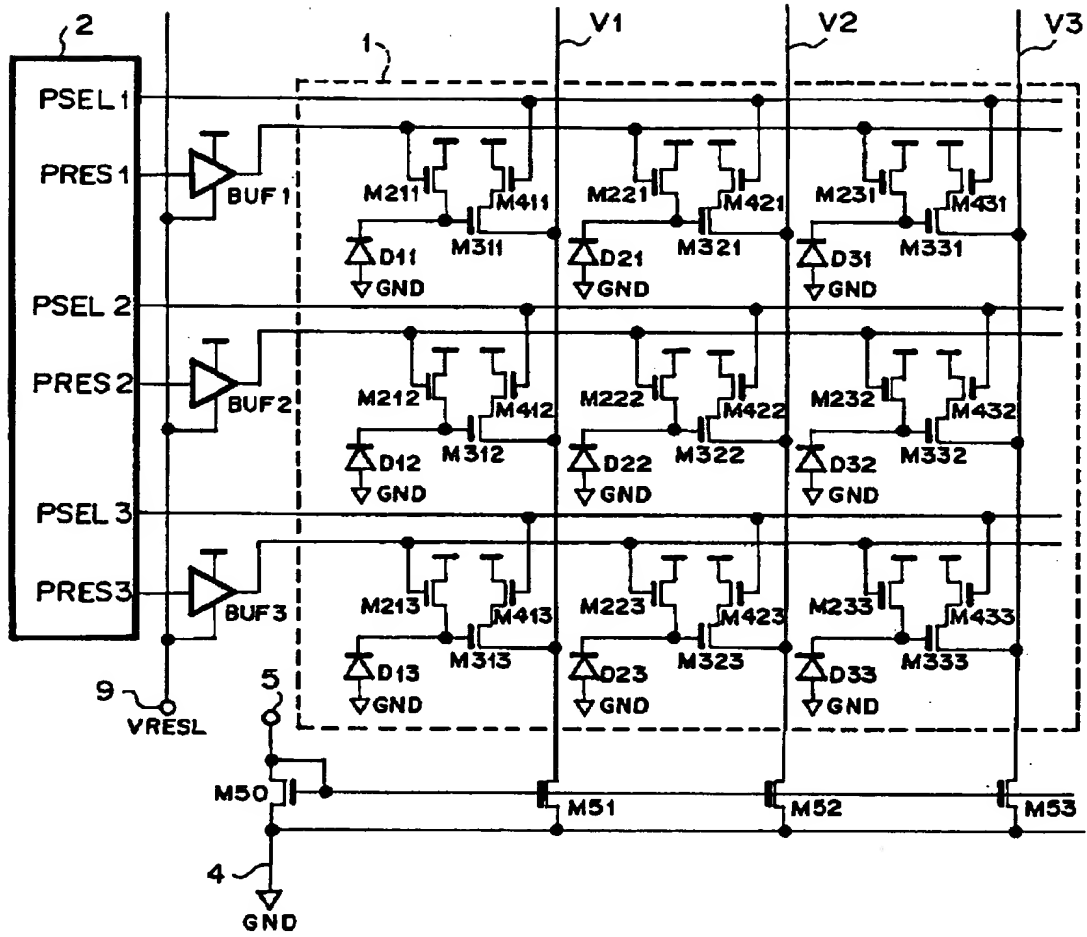
【図 4】



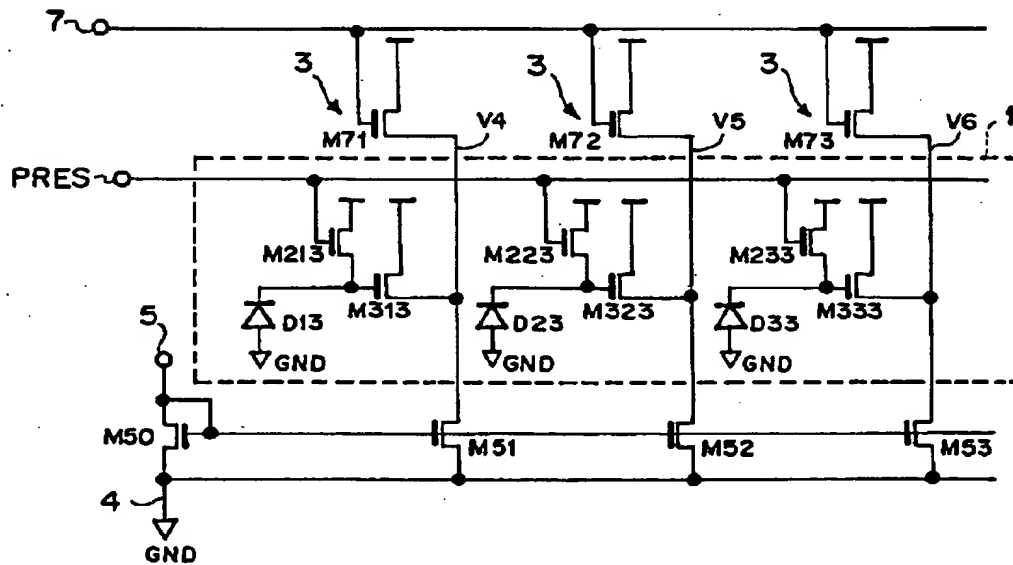
【図 5】



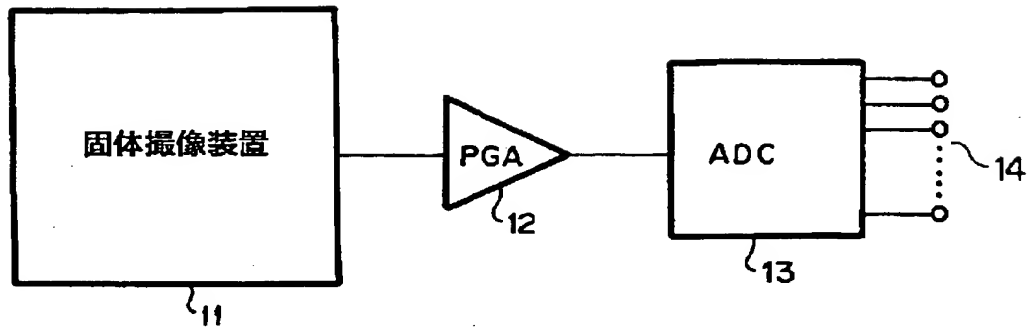
【図 6】



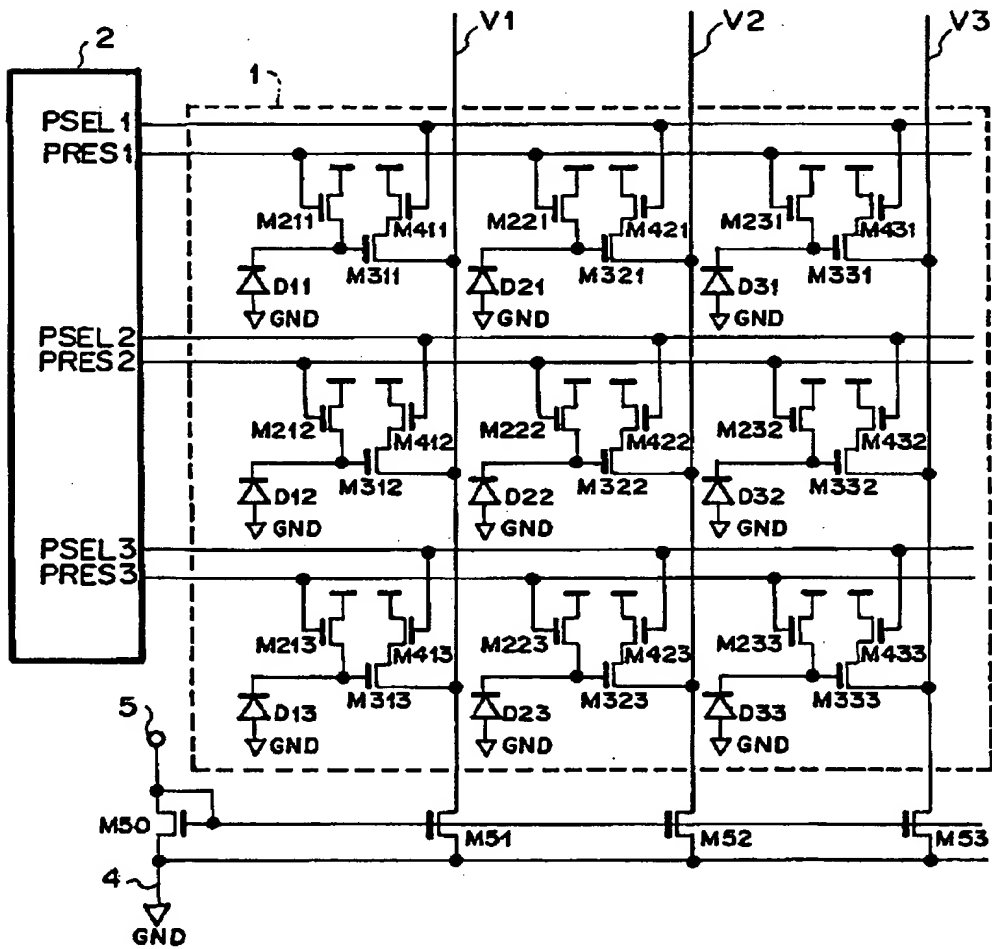
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 強い光が入射している画素を含む行と、そうでない行とのダーク画素及びオブティカル・ブラック（OB）画素の出力電圧が異なり、強いスポット光が入射した画像で、スポットの左右に白っぽい帯が発生する。

【解決手段】 光信号を信号電荷に変換して蓄積する光電変換手段と、光電変換手段に蓄積された信号電荷を増幅する増幅手段と、増幅手段の信号電荷をリセットするリセット手段とを画素の構成要素として含み、且つ、増幅手段の出力が所定電圧以下にならないように制限する手段を具備する。

【選択図】 図 1



出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日 1990年 8月30日  
[変更理由] 新規登録  
住 所 東京都大田区下丸子3丁目30番2号  
氏 名 キヤノン株式会社